

РАЗРАБОТКА УСТРОЙСТВА «ГЕНЕРАТОР ПИЛООБРАЗНОГО СИГНАЛА» В ПРОГРАММНОЙ СРЕДЕ QUARTUS**Кемский Владислав Николаевич**

студент, кафедра средства связи и информационная безопасность, Омский Государственный Технический университет, РФ, г. Омск

DEVELOPMENT OF THE DEVICE "SAWTOOTH SIGNAL GENERATOR" IN THE QUARTUS SOFTWARE ENVIRONMENT**Vladislav Kemsky**

Student, Department of Communications and Information Security, Omsk State Technical University, Russia, Omsk

Аннотация. В данной работе проведена разработка и проектирование устройства генератора пилообразных сигналов на ПЛИС при помощи программной среды Quartus на языке описания аппаратуры Verilog.

Abstract. In this paper, the development and design of a device for a sawtooth signal generator on an FPGA using the Quartus software environment in the Verilog hardware description language is carried out.

Ключевые слова: генератор сигналов, электрические сигналы, преобразователь кода, ПЛИС, Quartus, Программируемая логическая интегральная схема, проектирование, Verilog.

Keywords: signal generator, electrical signals, code converter, FPGA, Quartus, Programmable logic integrated circuit, design, Verilog.

Суть устройства заключена в том, чтобы выдать на своем выходе бинарную последовательность, которая соответствует определенному уровню сигнала. Затем этот сигнал подается на цифро-аналоговый преобразователь, после чего на выходе ЦАП будет получен требуемый сигнал (в данном случае – пилообразный).

Принцип реализации такого генератора основан на переполнении регистра, содержащего уровень сигнала. На вход устройства подаются прямоугольные импульсы (вход clk), по положительному фронту которых производятся действия над регистром. Использован 3-х битный регистр, что позволит выдавать 8 уровней сигнала, к которому с каждым фронтом clk прибавляется 1 (операция инкремент). К тому моменту, когда в регистр будет записано бинарное значение 111, при следующем импульсе произойдет переполнение, что приведет к обнулению значения в регистре. Таким образом формируется ступенчатый пилообразный сигнал.

Программный код на языке Verilog HDL представлен на рисунке 12. Функциональная симуляция с наглядным отображением выходного сигнала показан на рисунке 13 (сигнал на выходе устройства – синего цвета, сигнал на выходе ЦАП – красного цвета).

```
1  module generator(clk, out);
2
3  input clk;
4  reg [2:0] regout;
5  output [2:0] out;
6
7  always @(posedge clk)
8  begin
9      regout = regout + 1;
10 end
11 assign out = regout;
12 endmodule
```

Рисунок 1. Программный код устройства

Построчные комментарии к работе кода:

1 – определение модуля и портов;

3 – определение порта clk, как вход;

4 – определение 3-х битного регистра regout;

5 – определение 3-х битного порта out, как выход;

7 – блок always определяет, по какому сигналу производятся операции внутри него (в данном случае по положительному перепаду волны порта clk);

9 – операция инкремента;

11 – присвоение значения регистра regout выходному порту out;

12 – конец модуля.

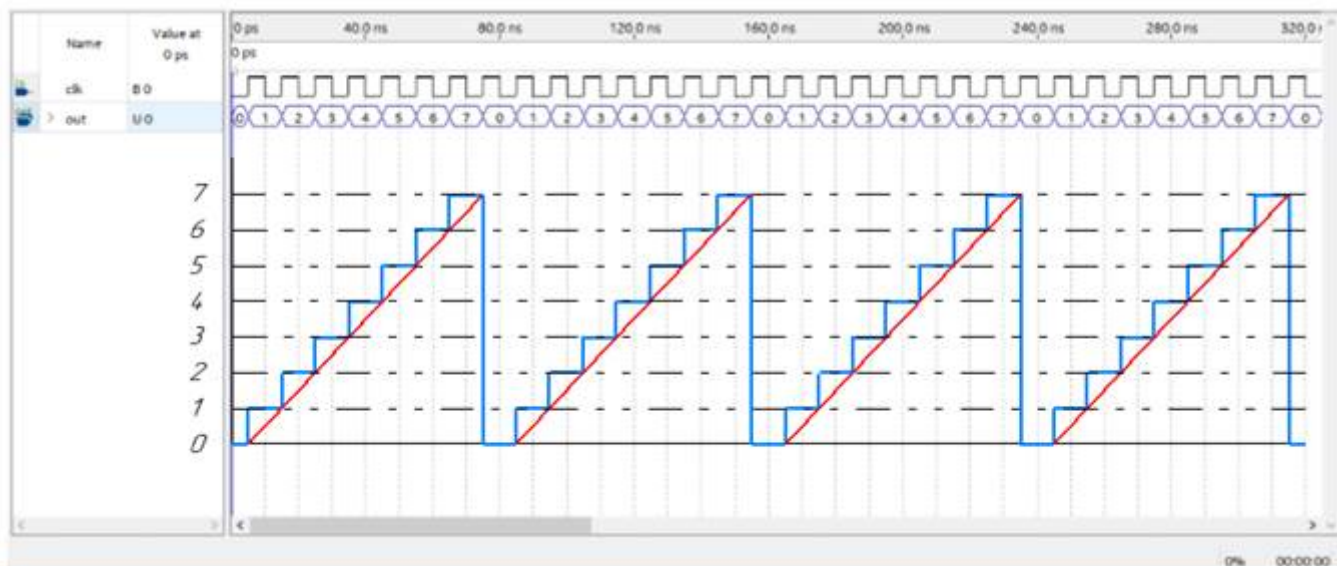


Рисунок 2. Симуляция работы кода

Заключение

В ходе выполнения курсовой работы были изучены различные виды электрических сигналов, их отличия и сферы использования. Также изучены генераторы данных сигналов, после чего разработан генератор пилообразных импульсов, основанный на переполнении регистров. На выходе устройства генерируется бинарная последовательность, которая затем подается на вход ЦАП, который преобразует бинарную последовательность в аналоговый сигнал соответствующего уровня.

Список литературы:

1. Каганов В.И. Радиотехнические цепи и сигналы, компьютеризированный курс, 2018 г.
2. Берикашвили В.Ш. Электроника и микроэлектроника: импульсная и цифровая электроника, 2018 г. – 188 с.
3. Википедия. Свободная энциклопедия [Электронный ресурс]. Режим доступа: URL https://ru.wikipedia.org/wiki/Генератор_сигналов.
4. Шамшин И. Г. История технических средств коммуникации, учебное пособие, 2003.